

JP Patent First Publication No.2003-084030

**TITLE: MANUFACTURING METHOD FOR SEMICONDUCTOR DEVICE**

**Abstract:**

**PROBLEM TO BE SOLVED:** To provide a manufacturing method for a semiconductor device, capable of decreasing a difference in temperature between the best device and the worst device to enable normal electric characteristic test, uniting a plurality of heat sinks into one body to be attached and detached to and from a burn-in device, and realizing the device configuration to reduce the remodeling cost and not to impair flexibility of the device.

**SOLUTION:** This manufacturing method is applied to a burn-in sorting process for a semiconductor device such as a synchronous SRAM, and a plurality of burn-in boards 11 and a plurality of radiator units 12 are alternately and vertically arranged removably in the respective stages of the burn-in device. Each heat sink 31 of the radiator unit 12 is normally in the open state where a tandem fin 41 is separated from the semiconductor device 23, and put in the state where the tandem fin 41 comes into contact with the semiconductor device 23 with designated pressing force by moving a base 32 with the sliding mechanism. In such a contact state, electric characteristic test is carried out.

## BEST AVAILABLE COPY

(10) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-84030

(P2003-84030A)

(13) 公開日 平成15年3月19日 (2003.3.19)

(51) Int.Cl' G01R 31/28

測定記号

P I

H01L 21/68  
23/40

G01R 31/28

H01L 21/68  
23/40

チヤード(機材)

H 2G008

J 4M108

H 5F038

2

審査請求 未請求 請求項の数 5 CL (全 8 回)

(21) 出願番号 特願2001-278994 (P2001-278994)

(71) 出願人 000005108

株式会社 日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(22) 出願日 平成13年9月14日 (2001.9.14)

(72) 発明者 鶴川 幸博

秋田県潟上市田中町天王字長沼4 アキ

タ電子株式会社内

(73) 発明者 植平 岳宏

東京都小平市上木本町五丁目20番1号 株

式会社 日立製作所半導体グループ内

(74) 代理人 10008001

弁理士 池井 大和

最終頁に続く

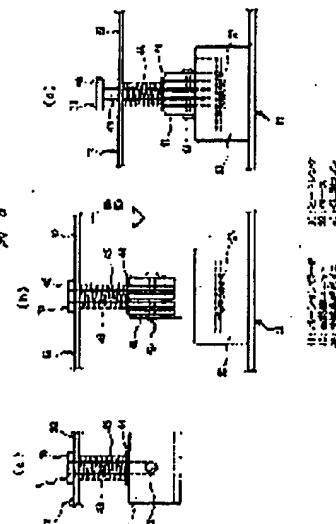
(34) 【発明の名称】 半導体試験の製造方法

## (37) 【要約】

【課題】 ベストテバイスヒートテバイスとの温度差を少なくして正常な電気特性試験を可能とし、また複数のヒートシンクを1ユニット化してバーンイン装置への脱毛を可能にし、さらに改造コストの削減や装置のフレキシブル性を損なわない装置構成を実現することができる半導体装置の製造方法を提供する。

【解決手段】 シンクロナスマザーボードなどの半導体デバイスのバーンイン選別工程に適用され、バーンイン装置の各段には複数枚のバーンインボード11と複数枚の放熱器ユニット12とが交互に、かつ直に、それぞれが

脱着可能に配置され、放熱器ユニット12の各ヒートシンク21は、通常、半導体デバイス23からくし型フィン41が離れた開放状態となっており、スライド機構によりベース32を移動することで、半導体デバイス23にくし型フィン41が所定の押圧力で接触した状態となり、この接觸状態において電気特性試験が実行される。



#### 【特許請求の範囲】

【請求項 1】 試験対象の複数の半導体デバイスと、電気特性試験を行うための試験装置および試験用ボードと、放熱を行うための放熱器ユニットとを用意する工程と、前記試験用ボード上の各ソケットに前記複数の各半導体デバイスをそれぞれ実装し、前記試験用ボードを前記試験装置に供給する工程と、前記試験用ボードを前記試験装置に供給した状態で、前記試験用ボード上の各ソケット内の各半導体デバイスに前記放熱器ユニットの各ヒートシンクを接触させる工程と、前記各半導体デバイスに前記放熱器ユニットの各ヒートシンクを接触させた状態で、前記各半導体デバイスの電気特性試験を行う工程と、前記電気特性試験の結果、良品の半導体デバイスを製品として出荷する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項 2】 請求項 1 記載の半導体装置の製造方法において、

前記電気特性試験は、バーンイン試験であることを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 記載の半導体装置の製造方法において、

前記放熱器ユニットは、複数のヒートシンクと、前記複数の各ヒートシンクを前記試験用ボード上の各ソケットの位置に合わせて配置したベースと、前記各ヒートシンクを前記各半導体デバイスに対して開放/接触状態にするためのスライド機構とを有することを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 3 記載の半導体装置の製造方法において、

前記放熱器ユニットは、前記試験用ボードのスロットに対応させて前記試験装置へ嵌合可能に取り付けられることを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 1 記載の半導体装置の製造方法において、

前記半導体デバイスは、ウェハから切断されて個別に分離されたチップと、前記チップの表面を実装し、外部端子が設けられた基板と、前記チップと前記基板との電気的な接続部分を封止する封止材と、前記チップの表面に貼り付けられた放熱板とを有することを特徴とする半導体装置の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 本発明は、半導体装置の製造技術に関し、特に電気特性試験において、電流の流れ方が異なる複数のデバイスを同一バーンイン条件でテストを行う場合に仔細な半導体装置の製造方法に適用して有効な技術に関する。

##### 【0002】

【従来の技術】 本発明者が検討したところによれば、半導体装置の電気特性試験に関しては、以下のような技術が考えられる。

【0003】 たとえば、ウェハから切断されて個別に分離されたチップを、外部端子となるホールが設けられた基板上に実装した半導体デバイスの選別工程では、デバイスをバーンインボード上のソケットに実装し、バーンイン装置で高温環境下のもとでマーチングテストなどの電気特性試験を実行する方法が一般に知られている。

【0004】 なお、このような半導体装置の電気特性試験に関する技術としては、たとえば 1994 年 11 月 30 日、日刊工業新聞は発行、日本半導体製造装置協会編集の「半導体製造装置用語辞典 第 3 版」 P319 ~ P323 に記載される技術などが挙げられる。

##### 【0005】

【発明が解決しようとする課題】 ところで、前記のような半導体装置の電気特性試験に関する技術について、本発明者が検討した結果、以下のようなことが明らかとなった。

【0006】 たとえば、半導体デバイスのバーンインテスト時、電流の流れやすいデバイス（以下ベストデバイスと呼ぶ）と、電流が流れにくいデバイス（以下ワーストデバイスと呼ぶ）とで自己発熱温度が異なり、両者を同一バーンイン条件下で正常にテストを行うことができない。

【0007】 すなわち、ベストデバイスは、ワーストデバイスに比べて自己発熱量が高く、バーンインテスト時に熱暴走を起こし、正常なマーチングテストができない。これに対して、バーンイン温度を低く設定する方法があるが、バーンイン温度を低く設定すると、ベストデバイスは発達できるが、ワーストデバイスのバーンイン温度が低くなり、解決策には至らない。

【0008】 また、前記の問題を避ける方法として、ヒートシンク付きソケットを製作する方法があるが、この場合は、新規ソケットの開発費用が高価である。また、ヒートシンク付きソケットを採用することにより、デバイスのソケット着脱作業の自動化が困難となる。さらに、バーンイン装置内に放熱機器を直接取り付けると、他品種で使用できなくなり、装置稼働率が低下するため、さらなる改善策が要求されている。

【0009】 そのために、本発明者は、バーンインボードをバーンイン装置に供給した状態で、ソケット内のデバイスにヒートシンクを接触させる機構を備えた放熱器ユニットを考え付いた。すなわち、バーンインテスト時のデバイスにヒートシンクを接触させ、ベストデバイスとワーストデバイスとの温度差を少なくすることを可能にしたものである。

【0010】 そこで、本発明の目的は、ベストデバイスとワーストデバイスとの温度差を少なくして、正常な電

気特性試験を可能とし、また複数のヒートシンクを1ユニット化し、バーンインボードのサイズに余裕することによってバーンイン装置への脱着を可能にし、さらに改造コストの削減や装置のフレキシブル性を損なわない装置構成を実現することができる半導体装置の製造方法を提供するものである。

【0011】本発明の前記ならびにその他の目的と特徴は、本明細書の記述および添付図面から明らかになるであろう。

#### 【0012】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0013】本発明は、前記目的を達成するために、バーンインボードをバーンイン装置に供給した状態で、ソケット内のデバイスにヒートシンクを接触させる機構を備えた放熱器ユニットを用いるものである。この放熱器ユニットは、バーンインボードとほぼ同一外形寸法で、複数の各ヒートシンクをバーンインボード上の各ソケットの位置に合わせて配置したベースをスライド可能とし、バーンインボードと同様にバーンイン装置への脱着を可能とするものである。

【0014】すなわち、本発明による半導体装置の製造方法は、試験対象の複数の半導体デバイスと、電気特性試験を行うための試験装置および試験用ボードと、放熱を行うための放熱器ユニットとを用意し、試験用ボード上の各ソケットに各半導体デバイスをそれぞれ実装し、試験用ボードを試験装置に供給し、試験用ボードを試験装置に供給した状態で、試験用ボード上の各ソケット内の各半導体デバイスに放熱器ユニットの各ヒートシンクを接触させ、各半導体デバイスに放熱器ユニットの各ヒートシンクを接触させた状態で、各半導体デバイスの電気特性試験を行い、電気特性試験の結果、良品の半導体デバイスを製品として出荷する、各工程を有するものである。

【0015】さらに、前記半導体装置の製造方法において、電気特性試験は、バーンイン試験に適用するものである。

【0016】また、前記半導体装置の製造方法において、放熱器ユニットは、複数のヒートシンクと、各ヒートシンクを試験用ボード上の各ソケットの位置に合わせて配置したベースと、各ヒートシンクを各半導体デバイスに対して開放／接触状態にするためのスライド機構とを有するものである。さらに、放熱器ユニットは、試験用ボードのスロットに対応させて試験装置へ脱着可能に取り付けられるようにしたものである。

【0017】また、前記半導体装置の製造方法において、半導体デバイスは、ウェハから切断されて個別に分離されたチップと、チップの表面を実装し、外部端子が抜けられた基板と、チップと基板との電気的な接続部分

を封止する封止材と、チップの裏面に貼り付けられた放熱板とを有するものである。

#### 【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。図1は本発明の一実施の形態の半導体装置の製造方法を示すフロー図。図2は本実施の形態において、半導体デバイスを示す断面図。図3はバーンイン試験を行う場合のバーンイン装置を示す概略図。図4はバーンインボードを示す概略図。図5は放熱器ユニットを示す概略図。図6はヒートシンクを示す概略図。図7および図8はバーンインボードと放熱器ユニットとの配置において、半導体デバイスに対するヒートシンクの開放／接触を示す説明図である。

【0019】まず、図1により、本実施の形態の半導体装置の製造方法の構成フローの一例を説明する。本実施の形態の半導体装置の製造方法は、たとえばシンクロナスマラウムなどの半導体デバイスのバーンイン遮断製品に適用され、遮断工程が以下のようにして実行される。

#### 【0020】(1) 用素工程(ステップS1)

この工程において、試験対象の複数の半導体デバイスと、バーンイン試験(電気特性試験)を行うためのバーンイン装置(試験装置)およびバーンインボード(試験用ボード)と、放熱を行うための放熱器ユニットとを用意する。

【0021】この工程で用意する半導体デバイスは、たとえば図2に一例を示すように、ウェハから切断されて個別に分離されたチップ1と、チップ1の表面を実装し、ポール状の外部端子2が抜けられた基板3と、チップ1と基板3との電気的な接続部分を封止する封止材4と、チップ1の裏面に貼り付けられた放熱板5などから構成されている。ここではBGAの半導体デバイスを例に示したが、これに限られないものではない。

【0022】この半導体デバイスは、ウェハ処理工場が通り過ぎて所定の集積回路が形成されたウェハをチップ毎に分離するダイシング(ステップS1-1)、透骨状の基板に外部端子となるポールを搭載する基板ガーネル付け(ステップS1-2)、チップをフェイスタウンで基板に実装するチップマウント(ステップS1-3)、チップの電極と基板との接続部分、電気的な露出部分にアンダーフィル材などの封止材を塗布して封止する封止材塗布(ステップS1-4)、チップの裏面に放熱板を貼り付ける放熱板貼り付け(ステップS1-5)、基板をチップ毎に個別に分離する基板切断(ステップS1-6)、などの各工程を経て完成される。

#### 【0023】(2) 半導体デバイス実装工程(ステップS2)

この工程において、バーンインボード上の各ソケットに各半導体デバイスをそれぞれ実装し、バーンインボードをバーンイン装置に供給する。

#### 【0024】(3) ヒートシンク接触工程(ステップS

③)

この工程において、バーンインボードをバーンイン装置に供給した状態で、バーンインボード上の各ソケット内の各半導体デバイスに放熱器ユニットの各ヒートシンクを一齊に接触させる。

【0025】(4) バーンイン試験工程（ステップ8  
4）

この工程において、各半導体デバイスに放熱器ユニットの各ヒートシンクを接触させた状態で、各半導体デバイスのバーンイン試験を行う。このバーンイン試験では、たとえば定格を越える温度および電圧ストレスを印加して、将来不良に到る可能性のあるチップがスクリーニングされる。

【0026】このバーンイン試験において、電流の流れやすいデバイス、いわゆるベストデバイスと、電流が流れにくいデバイス、いわゆるワーストデバイスとが存在した場合、従来は自己発熱温度が異なるために両者を同一バーンイン条件下で正常に試験を行うことができなかったが、本実施の形態においては、各半導体デバイスに各ヒートシンクを一齊に接触させることで、ベストデバイスとワーストデバイスとの温度差を少なくして、両者を同一バーンイン条件下で正常にマーチングテストなどの電気特性試験を行うことができる。

【0027】たとえば一例として、バーンイン試験の設定温度を125°C程度とした場合に、ベストデバイスでは+30~40°C程度まで上昇するものをヒートシンクの損傷により130°C程度まで下げ、一方、ワーストデバイスでは+10°C程度までしか上昇しないものをヒートシンクの接触により130°C程度まで下げて、どちらも130°C程度の温度条件で、両者の温度差を少なくして正常に試験を行うことができる。

【0028】(5) 换熱試験工程（ステップ85）

この工程において、各半導体デバイスの機能試験を行う。この機能試験では、たとえばライトおよびリード動作により所定のテストパターンを用いてメモリ機能を試験し、所定の機能通りに動作するか否かを確認するテストや、入出力端子間のオーブン/ショート検査、リード電流検査、電源電流の測定などのDCテスト、メモリ制御のACタイミングを試験するACテストなどが行われる。

【0029】(6) 出荷工程（ステップ86）

この工程において、バーンイン試験、換熱試験による電気特性試験の結果、良品の半導体デバイスを製品として出荷する。

【0030】次に、図3~図6により、本実施の形態において、バーンイン試験を行う場合のバーンイン装置、バーンインボード、放熱器ユニット、ヒートシンクのそれぞれの組成の一例を説明する。

【0031】バーンイン装置は、たとえば図3に一例を示すように、筐体内が上下方向に複数段からなり、各段

に複数枚のバーンインボード11と複数枚の放熱器ユニット12とが交互に、かつ垂直に、それぞれが説者可能な範囲で配置されている。図3では、各段にそれぞれ3枚のバーンインボード11と放熱器ユニット12を配置した例を示したが、これに限定されるものではない。このバーンイン装置は、筐体の上方向から下方向に向けて逆さされ、内部が高温環境となっている。この高温環境の条件のもとで半導体デバイスのマーチングテストなどの電気特性試験が実行される。

【0032】バーンインボード11は、たとえば図4に一例を示すように、基板21と、この基板21上に複数された複数のソケット22などから構成されている。図4では、 $4 \times 4 = 16$ 個のソケット22を基板21上に搭載した例を示したが、これに限定されるものではない。このバーンインボード11において、各ソケット22には付記図2に示した複数の半導体デバイス23が実装される。

【0033】放熱器ユニット12は、たとえば図5に一例を示すように、複数のヒートシンク31と、各ヒートシンク31をバーンインボード11上の各ソケット22の位置に合わせて配置したベース32と、各ヒートシンク31を各半導体デバイス23に対して開放/接触状態にするためのスライド機構33などから構成されている。図5では、バーンインボード11に対応して、 $4 \times 4 = 16$ 個のヒートシンク31をベース32に配置した例を示したが、これに限定されるものではない。この放熱器ユニット12は、バーンインボード11のスロットに対応させてバーンイン装置へ説者可能に取り付けられる。

【0034】ヒートシンク31は、たとえば図6(a:開放状態の側面図、b:開放状態の正面図、c:接触状態の正面図)に一例を示すように、くし型フィン41と、このくし型フィン41にねじ42により固定されるシャフト43と、このシャフト43にワッシャ44、ばね45、ベース32を介して固定されるナット46などから構成されている。このヒートシンク31も、図6に示す構造および形状に限定されるものではない。この各ヒートシンク31は、通常、図6(b)のように半導体デバイス23からくし型フィン41が離れた開放状態となっており、スライド機構33によりねじ45の付勢力に拘束してベース32を半導体デバイス23の方向に移動することによって、図6(c)のように半導体デバイス23にくし型フィン41が所定の押圧で接触した状態となり、この接触状態において電気特性試験が実行される。

【0035】次に、図7および図8により、バーンインボードと放熱器ユニットとの配置において、半導体デバイスに対するヒートシンクの開放/接触を詳細に説明する。

【0036】図7は、放熱器ユニット12のヒートシンク31が半導体デバイス23に対して開放状態となって

いる一例を示しており、バーンイン装置の各段のスロット 5 1 に、バーンインボード 1 1 が 1 スロット巻きに脱着可能に配置され、この空きスロットに対応した位置に放熱器ユニット 1 2 がスライド機構 3 3 のスロット 5 2 に脱着可能に配置されている。このスライド機構 3 3 の各スロット 5 2 は、スライド軸 5 3 により右方向、すなわち図 7 の状態から図 8 の状態へ移動可能となっている。また、放熱器ユニット 1 2 のベース 3 2 には、バーンイン装置の筐体の上方から下方に向かって送られる風の流れをよくするためのブレード 5 4 が装着されている。

【0037】この図 7 の状態では、放熱器ユニット 1 2 の各ヒートシンク 3 1 が、バーンインボード 1 1 上の各ソケット 2 2 に実装された各半導体デバイス 2 3 から離れて、開放状態となっている。この開放状態では、放熱器ユニット 1 2 のベース 3 2 が、ヒートシンク 3 1 のナット 4 6 に当接する位置までばね 4 5 の付着力により押されて、くし型フィン 4 1 と最も離れた状態となっている。

【0038】図 8 は、放熱器ユニット 1 2 のヒートシンク 3 1 が半導体デバイス 2 3 に対して接触状態となっている一例を示しており、放熱器ユニット 1 2 が脱着可能に配置されたスライド機構 3 3 のスロット 5 2 が、スライド軸 5 3 により前記図 7 の状態から右方向に移動されている。

【0039】この図 8 の状態では、放熱器ユニット 1 2 のベース 3 2 が、バーンインボード 1 1 を 1 スロット巻きに配置した空きスロット 5 1 とほぼ同じ位置になり、放熱器ユニット 1 2 の各ヒートシンク 3 1 が、バーンインボード 1 1 上の各ソケット 2 2 に実装された各半導体デバイス 2 3 に一齊に接触した状態となっている。この接触状態では、放熱器ユニット 1 2 のベース 3 2 が、ヒートシンク 3 1 のばね 4 5 の付着力に抗して反発して、くし型フィン 4 1 と最も近い状態となっている。この状態において、各半導体デバイス 2 3 が各ヒートシンク 3 1 を通じて放熱され、電気特性試験が実行される。

【0040】従って、本実施の形態によれば、バーンインボード 1 1 をバーンイン装置に供給した状態で、各ソケット 2 2 内の複数の半導体デバイス 2 3 に複数のヒートシンク 3 1 を一齊に接触させる構造を備えた放熱器ユニット 1 2 を用いることにより、以下ののような効果を得ることができる。

【0041】(1) 半導体デバイス 2 3 のベストデバイスとワーストデバイスとの温度差を少なくできる。この結果、正常なマーチングテストなどの電気特性試験を行うことができる。特に、シンクロナス SRAM のような半導体デバイス 2 3 は、多くの電力を消費して発熱量が大きいので、電気特性試験時に温度差を少なくすることは重要となる。

【0042】(2) 現存のバーンインボード 1 1 を使用

できる。これにより、バーンインボード 1 1 およびそれに搭載されるソケット 2 2 の新規開発費用が不要となる。

【0043】(3) 放熱器ユニット 1 2 を抜き出すことにより、バーンイン装置の他品種への展開が可能となる。すなわち、バーンイン装置のフレキシブル性が損なわれない。これにより、改造コストの削減や装置のフレキシブル性を損なわない装置構成が実現できる。

【0044】(4) 放熱器ユニット 1 2 のヒートシンク 3 1 の各脱着時間が短縮できる。すなわち、複数のヒートシンク 3 1 を 1 ユニット化し、バーンインボード 1 1 のサイズに集結することにより、バーンイン装置への脱着が可能になる。

【0045】(5) 電気特性試験時に、半導体デバイス 2 3 が必要以上に高温になることがなくなり、外部端子となるボールが溶けることがないので、ボールの変形不良を防止できる。

【0046】以上、本発明者によってなされた説明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0047】たとえば、前記実施の形態においては、BGA の半導体デバイスを例に説明したが、半導体デバイスの種類や構造については種々変更可能である。また、シンクロナス SRAM に限らず、バーンイン試験による過剰が必要なマイコン、DRAM など、特に電気特性試験時に多くの電流を消費して発熱量が大きい製品に良好に適用することができる。

【0048】また、バーンイン装置に記載されるバーンインボード、放熱器ユニットの数量や、バーンインボードに搭載されるソケット、放熱器ユニットに配置されるヒートシンクの数量、さらにバーンインボード、放熱器ユニット、ヒートシンクの構造および形状なども種々変更可能であることはいうまでもない。

【0049】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0050】(1) 半導体デバイスのベストデバイスとワーストデバイスとの温度差を少なくすることができる。正規な電気特性試験を行ふことが可能となる。

【0051】(2) 複数のヒートシンクを 1 ユニット化し、バーンインボードのサイズに集結した放熱器ユニットを用いることで、バーンイン装置への脱着が可能となり、さらに他品種への展開も可能となる。

【0052】(3) バーンイン装置において、既存のバーンインボードを使用することができるので、改造コストの削減や装置のフレキシブル性を損なわない装置構成を実現することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施の形態の半導体装置の製造方法を示すフロー図である。

【図2】本発明の一実施の形態において、半導体デバイスを示す断面図である。

【図3】本発明の一実施の形態において、バーンイン試験を行う場合のバーンイン装置を示す概略図である。

【図4】本発明の一実施の形態において、バーンインボードを示す概略図である。

【図5】本発明の一実施の形態において、放熱器ユニットを示す概略図である。

【図6】(a), (b), (c)は本発明の一実施の形態において、ヒートシンクを示す概略図である。

【図7】本発明の一実施の形態において、バーンインボードと放熱器ユニットとの配置において、半導体デバイスに対するヒートシンクの開放を示す説明図である。

【図8】本発明の一実施の形態において、バーンインボードと放熱器ユニットとの配置において、半導体デバイスに対するヒートシンクの接触を示す説明図である。

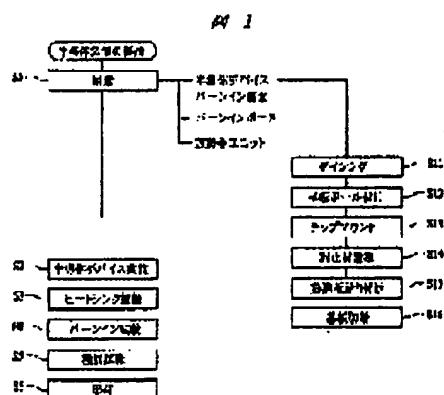
【符号の説明】

1 チップ

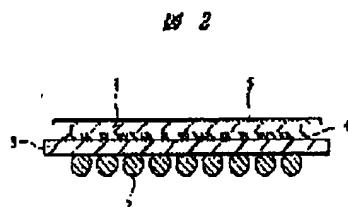
2 外部端子

- |    |          |
|----|----------|
| 3  | 基板       |
| 4  | 封止材      |
| 5  | 放熱版      |
| 11 | バーンインボード |
| 12 | 放熱器ユニット  |
| 21 | 基板       |
| 22 | ソケット     |
| 23 | 半導体デバイス  |
| 31 | ヒートシンク   |
| 32 | ベース      |
| 33 | スライド機構   |
| 41 | くし型フィン   |
| 42 | ねじ       |
| 43 | シャフト     |
| 44 | ワッシャ     |
| 45 | ばね       |
| 46 | ナット      |
| 51 | スロット     |
| 52 | スロット     |
| 53 | スライド軸    |
| 54 | プレート     |

【図1】

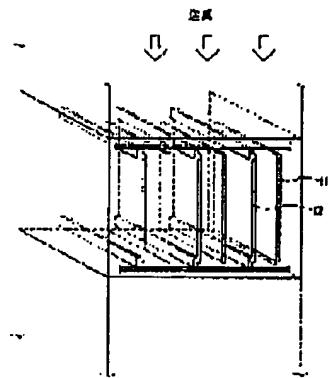


【図2】



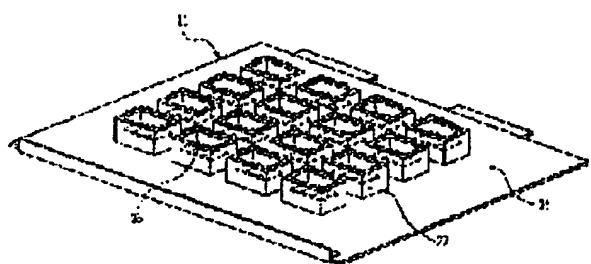
[図3]

図3



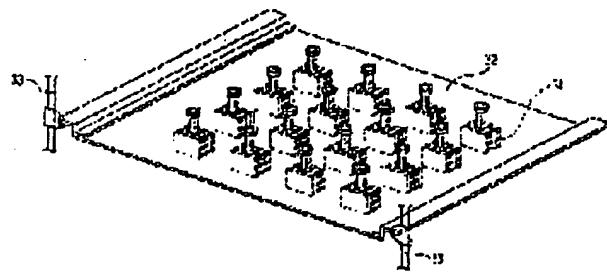
[図4]

図4

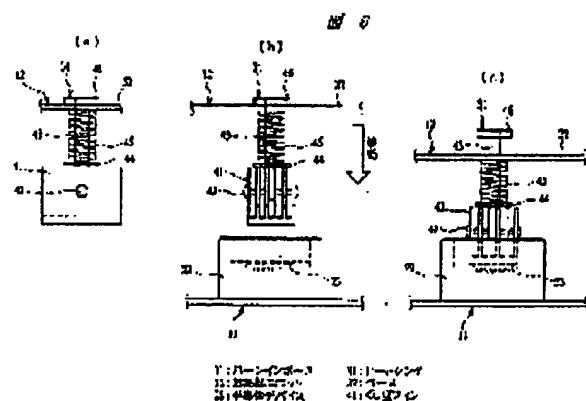


[図5]

図5



[図6]



(図7)

